

PCTWELTORGANISATION FÜR GEISTIGES EIGENTUM
Internationales BüroINTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

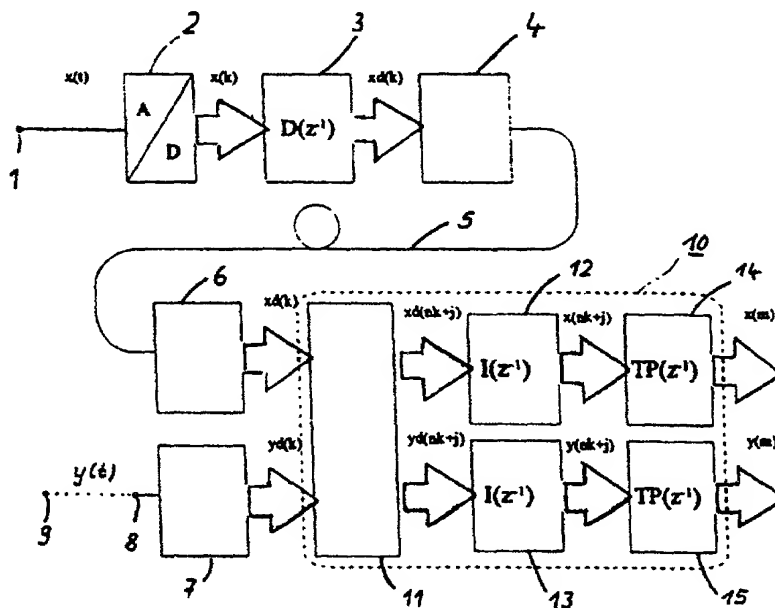
(51) Internationale Patentklassifikation ⁷ : G06F 17/17		A1	(11) Internationale Veröffentlichungsnummer: WO 00/39703
			(43) Internationales Veröffentlichungsdatum: 6. Juli 2000 (06.07.00)
(21) Internationales Aktenzeichen: PCT/DE99/03881		(81) Bestimmungsstaaten: CN, IN, US, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).	
(22) Internationales Anmeldedatum: 30. November 1999 (30.11.99)		Veröffentlicht Mit internationalem Recherchenbericht.	
(30) Prioritätsdaten: 198 60 720.2 23. Dezember 1998 (23.12.98) DE			
(71) Anmelder (für alle Bestimmungsstaaten ausser US): SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, D-80333 München (DE).			
(72) Erfinder; und			
(75) Erfinder/Anmelder (nur für US): JURISCH, Andreas [DE/DE]; Eichenweg 11, D-16727 Schwante (DE).			
(74) Gemeinsamer Vertreter: SIEMENS AKTIENGESELLSCHAFT; Postfach 22 16 34, D-80506 München (DE).			

(54) Title: METHOD FOR SYNCHRONIZING SEVERAL DIGITAL INPUT SIGNALS

(54) Bezeichnung: VERFAHREN ZUM SYNCHRONISIEREN VON MEHREREN DIGITALEN EINGANGSSIGNALEN

(57) Abstract

The invention relates to a method for synchronizing several digital input signals that are formed by scanning with their own working clock pulse. According to the invention, in order to implement said method in a reliable manner and with relatively little complication, auxiliary digital signals ($x_d(nk+j)$, $y_d(nk+j)$) are formed by scanning the digital input signals ($x(k)$) using a common postprocessing clock pulse that is at least twice as fast as the fastest working clock pulse. Synchronized output signals ($x(m)$, $y(m)$) corresponding to the digital input signals ($x(k)$) are formed by interpolating each auxiliary digital signal ($x_d(nk+j)$, $y_d(nk+j)$).



(57) Zusammenfassung

Die Erfindung bezieht sich auf ein Verfahren zum Synchronisieren von mehreren digitalen Eingangssignalen, die durch Abtasten mit jeweils einem eigenen Arbeitstakt gebildet sind. Um ein solches Verfahren zuverlässig mit relativ geringem Aufwand durchführen zu können, werden erfindungsgemäß durch Abtasten der digitalen Eingangssignale ($x(k)$) mit einem gemeinsamen Nacharbeitungstakt digitale Hilfssignale ($x_d(nk+j)$, $y_d(nk+j)$) gebildet, wobei ein Nacharbeitungstakt verwendet wird, der mindestens doppelt so schnell wie der schnellste Arbeitstakt ist; mittels Interpolieren jedes digitalen Hilfssignals ($x_d(nk+j)$, $y_d(nk+j)$) werden synchronisierte digitale Ausgangssignale ($x(m)$, $y(m)$) gebildet, die den digitalen Eingangssignalen ($x(k)$) entsprechen.